

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 57-204459

(43) Date of publication of application : 15.12.1982

(51)Int.Cl. G01R 1/06

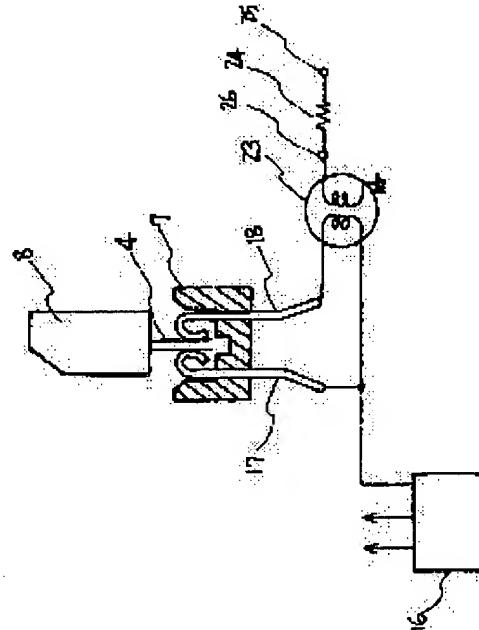
(21)Application number : 56-089562 (71)Applicant : HITACHI LTD
(22)Date of filing : 12.06.1981 (72)Inventor : MATSUI KIYOSHI
MATSUMOTO KUNIO

(54) CONNECTED MONITORING CIRCUIT

(57)Abstract:

PURPOSE: To detect contact failure of an object to be connected and a tester in case of testing and measuring electronic parts, by detecting an impedance variation of the primary side of a pulse transformer connected between contacts of a socket.

CONSTITUTION: When a lead pin 4 of a transistor 8 is satisfactorily connected to a pair of contacts 17, 18 of a socket 7, a secondary side circuit of a pulse transformer 23 is in a short-circuited state, and when a pulse has been applied to an input terminal 25, a zero pulse is detected by an output terminal 26. On the other hand, in the event of contact failure, the secondary side circuit of the transformer 23 is in an open state, and the primary side of the transofmer 23 operates as high impedance, therefore, an effective pulse is detected by the output terminal 26. Accordingly, whether the connecting state is satisfactory or not can be decided by detecting whether a pulse exists in the output terminal or not.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

[rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

for 09/963389

⑯ 日本国特許庁 (JP) ⑰ 特許出願公開
⑰ 公開特許公報 (A) 昭57-204459

⑮ Int. Cl.³
G 01 R 1/06

識別記号 廈内整理番号
6637-2G

⑯ 公開 昭和57年(1982)12月15日

発明の数 1
審査請求 未請求

(全 4 頁)

④ 接続モニタ回路

⑤ 特 願 昭56-89562
⑥ 出 願 昭56(1981)6月12日

⑦ 発明者 松井清
横浜市戸塚区吉田町292番地株
式会社日立製作所生産技術研究
所内

⑧ 発明者 松本邦夫
横浜市戸塚区吉田町292番地株
式会社日立製作所生産技術研究
所内
⑨ 出願人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号
⑩ 代理人 弁理士 薄田利幸

明細書

1. 発明の名称

接続モニタ回路

2. 特許請求の範囲

電気的に独立した少なくとも1対の接触子を備え接触子間に被接続物のピンを挿入するようになしたソケットと、上記接触子対及びそれに挿入されたピンによって2次巻線側が短絡されるように接続されたパルストランスとから成り、上記パルストランスの2次巻線側の短絡開放を1次側のインピーダンスの変化として検知するようになしたことの特徴とする接続モニタ回路。

3. 発明の詳細な説明

本発明は、ソケットに挿入されるプラグ又はリードピン等の被接続物のピンの電気的接続の良否を監視するモニタ回路に関するものである。

従来、ソケットに挿入されたプラグ又はリードピンの電気的接続の良否は、次に示す治具及び方法により判定していた。第1図は従来のソ

ケットにトランジスタを挿入した斜視図であり、第2図は第1図の接続状態をチェックする回路の概略回路図を示す。以下第1図及び第2図に示したトランジスタとソケットとの接続例を用い、従来行われて来た接続チェック方法について述べる。

第1図及び第2図において、1, 2, 3はソケット7に備えられた接触子、8は被接続トランジスタ、4, 5, 6はトランジスタ8のリードピン、10は接続チェック回路であり、たとえば電池11、電流計12, 13および抵抗14, 15から構成されている。また16は被接続トランジスタ8が本来接続されて種々の電気的特性を測定するための測定システムであり、9は切替スイッチである。

被接続トランジスタ8は、ソケット7を介して測定システム16に接続され上記測定が進行されるべきであるが、被接続トランジスタ8の各リードピン4, 5, 6とソケット7の接触子1, 2, 3との接続に接続不良が発生する場合があ

る。そこであらかじめこれをチェックするため、従来ではソケット7と測定システム16の間に切替スイッチタを設け、ソケット7からの配線をシステム16から切り離して接続チェック回路10に導き、上記接続不良の有無をチェックしていく。

先づ前述のように切替スイッチタを接続チェック回路10側に切替え、電池11の正極側が被接続トランジスタ8のベースに接続される様にする。被接続トランジスタ8のコレクタ、エミッタは、それぞれ電流計12、13、抵抗14、15を介し電池11の陰極側に接続される。電池11の電圧値及び抵抗14、15の値を被接続トランジスタ8に悪影響を及ぼさない範囲で適当に調節すれば、それぞれの電流計12、13には順方向電流が測定されるはずである。ところが、ソケット7の各接触子1、2、3と被接続トランジスタ8の各リードピン4、5、6の間に接觸不良があれば、電流計12、13は異常値を示す。たとえば、接触子1とリードピン4に接觸不良

たとえばコンデンサ結合されているリードピンを有する被接続物は、そのリードピンに開閉しチェック電流を流すことができず、接続チェックが不可能である。

(2) 前述した測定システム16は普通被接続物の特性を測定するテストである場合が多いが、これが汎用テストである場合、被接続物として多種のものが接続される。このとき接続チェック回路10は、被接続物の内部回路に合わせて電圧印加端子の選択、印加電圧調節、抵抗値調整などをあらかじめセットしておかなくてはならない。これは接続チェック回路10を複雑なものにするばかりでなく、その取扱いも繁雑になることは避けられない。

(3) 被接続物とソケット7との接続チェックは測定システム動作時にはできない。即ち前項(2)で述べたように測定システム16がテストの場合、被接続物の特性測定時に間欠的接觸不良が発生しても、これを検出できず測定を誤る。被接続物とソケット7との間欠的接觸不

がある場合、電流計12、13は零又は普通よりかなり低い値を示すし、接触子2とリードピン5に接觸不良がある場合は、電流計12に同様な異常値が現われる。接触子3とリードピン6の接觸不良の場合には電流計13に異常値が発見される。このようにどのソケット7の接触子と被接続トランジスタ8のリードピン間に接觸不良が発生してもそれをチェックすることができる。そして接觸不良が無いことが確認されれば、切替スイッチタを測定システム16側に切替え、測定システム16を動作させる。

以上従来技術について述べたが、被接続物としてはトランジスタのみならず集積回路など複数本のリードピンを有するものに対しても特別なものを除き同様な接続チェック方法が利用できる。

ところが、この方法では次の様な欠点をもつている。即ち、

(1) 被接続物として適当な他のどのリードピンとも低抵抗で内部回路が形成されてないもの、

良は、周囲温度範囲を大きく変化させる信頼性試験の場合とか、被接続物のリードピンが腐食や汚染している場合にはしばしば経験することがあるが、この様な時ほど前述の測定ミスは致命的である。

本発明の目的は、上記した従来技術の欠点をなくし、特に電子部品の試験、測定では常に問題となる被接続物とテストとの接觸不良に起因する無益なトラブルを避け得、かつ構成が簡単な接続モニタ回路を提供するにある。

上記目的を達成するため、本発明は電気的に独立した少なくとも1対の接触子を備えたソケットの該接触子間に被接続物のピンを挿入するようになすとともに、上記接触子間に一個のペルストラスを接続して閉ループを構成し、ペルストラスの2次巻線側、即ち上記接触子とピンとが完全に接続されて短絡した時と接続不良があって開放したときでは1次側のインピーダンスが大きく変化し、この変化を1次側でこれを検出することにより2次側の短絡、開放状

態が判定できるようになしたことを特徴とするものである。

以下、被接続物として従来技術で述べたと同様にトランジスタを例に取り、第3図、第4図及び第5図を引用して本発明を詳細に説明する。

第3図は被接続物の1つのリードピンに対し、それぞれ電気的に独立した接觸子対を持つソケットにトランジスタが挿入されている状態の斜視図、第4図は第3図の任意のリードピンにおける断面図とそれに附隨する接続モニタ回路、第5図は第4図における印加パルスと検出パルスの波形図である。

第3図及び第4図において、トランジスタ8のリードピン4に対してはソケット7の接觸子対17、18が、リードピン5に対しては接觸子対19、20が、またリードピン6に対しては接觸子対21、22がそれぞれ接続される。また25はパルストラnsであり、その1次側には抵抗24が直列に接続され、その両端にパルス入力端子25と出力端子26が設けられている。

らでもよいことは勿論である。

本発明による接続モニタ回路を用いることにより、次の様な効果が期待できる。

- (1) 被接続物の内部回路とは無関係にソケットとの接続の良否がモニタできるため、どんな被接続物に対しても利用できる。
- (2) また、異なる被接続物に対しても、接続モニタ回路及び方法の変更は必要でない。
- (3) さらに、接続モニタ回路が他回路から絶縁されていることにより、被接続物の本来の測定動作中においても接続モニタが可能となる。
- (4) 本発明では、部品点数がきわめて少ないため、接続モニタ回路を製作する上での経済性・スペース効率、工程の容易性をそれぞれ向上することができ、実用に供してきわめて便利なものである。

一般に、高信頼、長寿命を要求される電子部品の信頼性試験ないし故障解析は、まれな故障現象の検出が重要なポイントであり、それが被試験電子部品とテストとの接觸不良によって制

今、トランジスタ8のリードピン4がソケット7の接觸子対17、18に良好に接続されているとすれば、パルストラns23の2次側回路は短絡状態にあり、第5図(d)に示すような印加パルス27をパルス入力端子25に印加したとき、パルストラns23の1次側は低インピーダンスとして作用するため、出力端子26には第5図(d)に示すような零パルス28が検出される。しかし、トランジスタ8のリードピン4がソケット7の接觸子対の一つまたは両方で接觸不良であればパルストラns23の2次側回路は開放状態になり、入力端子25に印加された印加パルス27に対しパルストラns23の1次側は高インピーダンスとして作用するため、出力端子26には第5図(c)に示すような実効パルス29が検出される。すなわち入力端子25に印加パルス27を印加したときの出力端子26におけるパルスの有無が、上記した接続状態の良否の判定に利用できるものである。なお、印加パルス27について特に電圧パルス、電流パルスの区別をしなかったが、どちら

定ミスとなることはよく経験することであった。しかも接觸不良が間欠的に発生した場合は、従来方法では全くわけのわからない故障として取り扱わざるを得ないものであった。しかし、本発明の上記した特に(1)～(4)の効果はこれらの問題を一掃し、電子部品の正しい信頼性試験および故障解析が可能となり、ひいてはますます高信頼を要求される電子部品の改良に大きく寄与できるものである。

4 図面の簡単な説明

第1図はソケットにトランジスタが挿入されている従来接続の斜視図、第2図は第1図の接続状態をモニタするモニタ回路図、第3図は本発明に用いるソケットにトランジスタが挿入されている状態の斜視図、第4図は本発明による接続モニタ回路の一実施例を示す回路図である。
第5図は第4図における印加パルスと検出パルスの波形図である。

7：ソケット

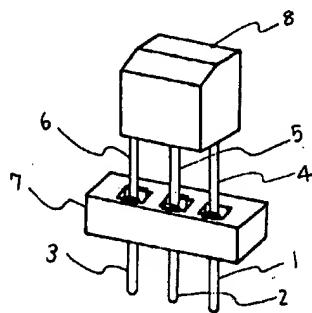
17, 18; 19, 20; 21, 22 : 接觸子対

23 : パルストラns 24 : 抵抗

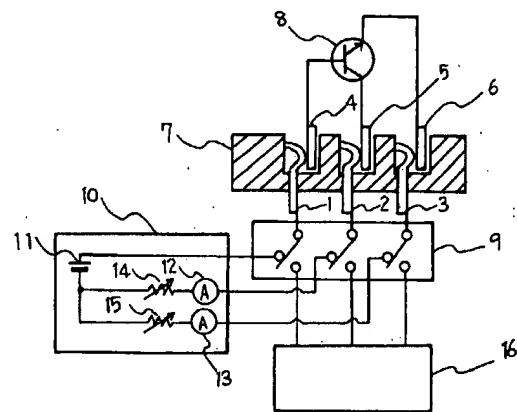
25 : 入力端子

26 : 出力端子

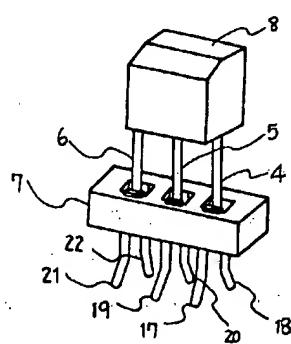
第1図



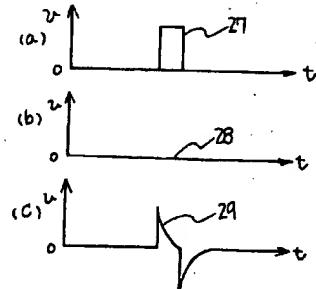
第2図



第3図



第5図



第4図

